

Aufgabenblatt 01

**Tutorium Grundlagen der Rechnerarchitektur und -organisation
(TutGRa)**

Bearbeitungszeitraum:
05.02.2018 bis 05.02.2018

Aufgabe 1: Paging

Gegeben sei eine MMU mit 32 Bit langen virtuellen und physikalischen Adressen. Sie verwendet eine 3-stufige Seitentabellenhierarchie und arbeitet auf 2 KiB großen Seiten.

Die erste Stufe der Seitentabellen umfasst 64 Einträge mit je 4 Byte, wobei abgesehen vom Present-Bit höherwertigen Bit alle Bits auf null gesetzt werden müssen.

Die zweite Stufe umfasst 128 Einträge mit je 4 Byte, wobei auch hier nur das Present- und die höherwertigen Bit von Bedeutung sind.

Die dritte Stufe beinhaltet 256 Einträge zu je 4 Byte.

höherwertige Bit	null	Execute	Write	Present
31 ... 11	10 ... 3	2	1	0

Es sollen an Adresse 0x12345800 im virtuellen Adressraum zwei Seiten auf die physikalische Adresse 0x98765000 für Code abgebildet werden.

Für die Daten soll eine Seite an 0xfe000000 auf 0x10f00000 abgebildet werden.

Die Seitentabellen beginnen an Adresse 0xcf030000 und sollen ohne Speicherverschnitt vergeben werden.

Zeichnen Sie die Speicherhierarchie inklusive der Seitentabellen.

Aufgabe 2: Assembler

Gegeben sei folgender C-Code. Übersetzen Sie ihn in MIPS32-Assembler, der die MIPS32-System V ABI beachtet.

```
1 | int sum(int *arr, int size) {  
2 |     int i = 0, sum = 0;  
3 |     for (; i < size; ++i) {  
4 |         sum += arr[i];  
5 |     }  
6 |     return sum;  
7 | }
```

Aufgabe 3: Speicher

Gegeben sei ein Speicherchip mit 1024 Rows und 1024 Columns. Die Größe einer Speicher-

zelle betrage 8 Bit.

- Wie groß ist der Speicherchip?
- Spielen Sie einen Zugriff auf Adresse 7393 durch, wobei jede Phase eines SDRAMs durchlaufen werden soll.