

Lehrstuhl für Informatik 12
(Hardware-Software-Co-Design)
Friedrich-Alexander-Universität Erlangen-Nürnberg
Prof. Dr.-Ing. Jürgen Teich

Klausur Hardware-Software-Co-Design

6. Oktober 2021

Deutsche Version

Name	
Matrikelnummer	
Studiengang	
Sitzplatz	

Aufgabe	1	2	3	4	Σ
Max. Punkte	20	25	20	25	90
Erreichte Punkte					
Note					

Organisatorische Hinweise / *Organizational Notes*

Bitte sorgfältig lesen und die Kenntnisnahme durch Unterschrift bestätigen. / *Please read carefully and acknowledge with your signature.*

1. Bitte legen Sie Ihren Studentenausweis bereit. / *Please have your student ID ready.*
 2. Als Hilfsmittel sind nur Schreibmaterialien zugelassen. / *Only writing materials are permitted as aids.*
 3. Schmierpapier wird nicht abgegeben und auch nicht korrigiert. / *Scratch paper will not be handed in and will not be corrected.*
 4. Sie können bei der Aufsicht zusätzliche Bearbeitungsblätter anfordern. / *You can request additional sheets (paper) from the supervisors.*
 5. Bei mehreren präsentierten Lösungen wird die Aufgabe nicht gewertet. Streichen Sie daher bei Angabe mehrerer Lösungsansätze die nicht zu bewertenden Lösungen durch. / *If more than one solution is presented, the task will not be counted. Therefore, if you have several approaches to solving a problem, cross out all solutions not to be evaluated.*
 6. Unleserliches wird nicht bewertet. / *Unreadable answers are not evaluated.*
 7. Die Bearbeitungsdauer beträgt 90 Minuten. / *The examination duration is 90 minutes.*
-

Erklärung / *Declaration*

1. Im Fall einer während der Prüfung auftretenden Prüfungsunfähigkeit zeige ich dies sofort der Aufsicht an und befolge deren Anweisungen. Ich weiß, dass ich die volle Beweislast trage. Ich lasse mir das Formular des Prüfungsamts, das für diese Fälle vorgesehen ist, aushändigen und verfare nach den dort niedergelegten Richtlinien. / *In the event of an inability to take the examination during the examination, I immediately notify the supervisor and follow the supervisor's instructions. I know it is incumbent upon me to produce proof fully. I will have the form of the examination office handed to me, which is intended for such cases, and will proceed according to the guidelines laid down there.*
2. Ich weiß, dass im Fall eines Täuschungsversuchs oder der Benutzung unerlaubter Hilfsmittel („Unterschleif“) der Prüfungsausschuss die Entscheidung treffen kann, die betroffene Prüfungsleistung als mit „nicht ausreichend“ bewertet gelten zu lassen. / *I am aware that in the event of an attempt of deception or the use of unauthorized aids ("cheating"), the Examinations Committee may decide that the examination in question is deemed to have been graded "insufficient".*
3. **Die per Email am 05. Oktober 2021 an mich versandten speziellen COVID19-bedingten Hinweise zur Teilnahme an Klausuren in Präsenzform habe ich sorgfältig gelesen. Die darin festgelegten Hygiene- und sonstigen Regeln befolge ich genau.** / *I have carefully read the special COVID19-related information sent to me by email on October 05, 2021, regarding participation in face-to-face exams. I strictly follow the hygiene and other rules laid down therein.*
4. Ich habe die obigen Hinweise zur Kenntnis genommen. / *I have acknowledged the notes above.*

Erlangen, 6. Oktober 2021

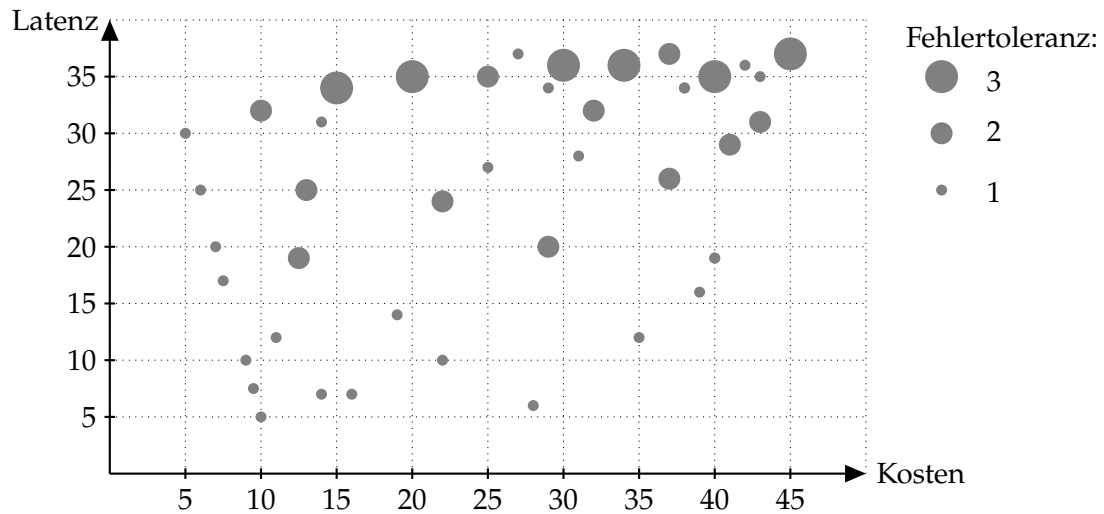
.....
Unterschrift / *Signature*

Aufgabe 1 (Potpourri an Fragen)

(20 Punkte)

- a) Erstellen und beschriften Sie das aus der Vorlesung bekannte *Doppeldachmodell*. Was wird durch die vertikalen und horizontalen Pfeile im Doppeldachmodell dargestellt? (4 Punkte)
- b) Nennen Sie den grundlegenden Unterschied zwischen *Von-Neumann*- und *Harvard*-Architekturen. (1 Punkt)
- c) Nennen Sie vier Stufen einer mehrstufigen Speicherhierarchie in modernen Vielzweck-Prozessoren, und ordnen Sie diese nach Energiebedarf und Speichergröße. (4 Punkte)
- d) Gegeben sind 42 Tasks und eine Prozessorarchitektur bestehend aus zwei CPU-Kernen C_1 und C_2 sowie einem Beschleuniger A für KI-Anwendungen. Zwölf der gegebenen Tasks können ausschließlich auf den Beschleuniger abgebildet werden, und zehn können ausschließlich auf die CPU-Kerne abgebildet werden. Wie viele Abbildungsmöglichkeiten gibt es insgesamt? Erläutern Sie Ihre Lösung. (2 Punkte)

- e) Gegeben sind die folgenden Entwurfspunkte in einem explorierten dreidimensionalen Entwurfsraum bezüglich der Zielgrößen Latenz, Kosten und Fehlertoleranz. Markieren Sie alle Pareto-Punkte, wenn die Latenz minimiert, die Kosten minimiert und die Fehlertoleranz maximiert werden sollen. (5 Punkte)



- f) Was ist der Unterschied zwischen einem Mehrzieloptimierungsverfahren und einem Optimierungsverfahren basierend auf einer gewichteten Summe von Einzelzielen? (1 Punkt)

- g) Nennen Sie insgesamt sechs Transformationen zur Optimierung bei der Code-Generierung für Prozessoren in einem Hardware-Software-System, und klassifizieren Sie diese entweder als *lokal* oder *global*. (3 Punkte)

i) Lokale Optimierung:

ii) Globale Optimierung:

Aufgabe 2 (Compiler und Codegenerierung)

(25 Punkte)

a) Gegeben ist folgendes C-Programm:

```
1  int N = 10000000;  
2  int M = 64;  
3  int k = 1;  
4  int x[M];  
5  x[0] = 42;  
6  do  
7  { x[k] = k * x[k-1] + 2;  
8    k += 1;  
9  } while ((x[k-1] <= N) && (k < M));
```

i) Übersetzen Sie den Code-Ausschnitt in Drei-Adress-Code (Befehlsformat: $x := y \text{ op } z$) für einen *24-Bit*-Prozessor mit Byte-adressierbarem Speicher. Die Größe eines Integers entspricht der Wortbreite des Prozessors. (7 Punkte)

ii) Identifizieren Sie alle Grundblöcke, und markieren Sie diese in Ihrem Drei-Adress-Code. (2 Punkte)

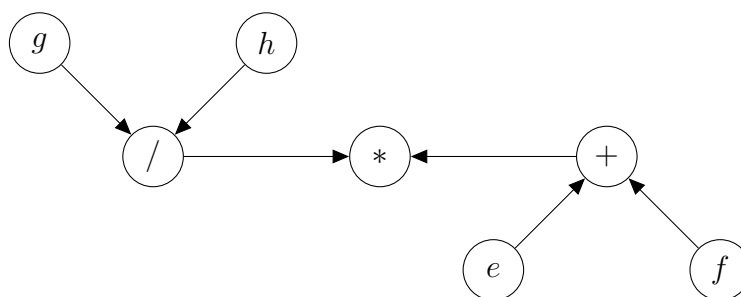
- b) Welche sechs Phasen werden während der Übersetzung eines Hochsprachenprogramms in Maschinencode durchlaufen? (3 Punkte)

- c) Konstruieren Sie einen DAG (gerichteten azyklischen Graphen) für die folgende Zuweisung (C-Code):

`x[j] += a * e - c / e;` (5 Punkte)

- d) Betrachten Sie den unten abgebildeten DAG, der ein Stück Zwischencode darstellt. Die Zielmaschine verfügt über zwei Universalregister und folgenden Befehlssatz, wobei die Kosten der Befehle in Klammern angegeben sind. Die Kosten c_{op} für eine Addition seien $c_+ = 1$ und für Multiplikation als auch Division $c_* = c_/ = 3$.

$R_i := R_i \text{ op } R_j$	(c_{op})
$R_i := R_i \text{ op } M_j$	$(c_{op} + 2)$
$R_i := R_j$	(1)
$R_i := M$	(2)
$M := R_i$	(2)



- i) Es soll das Verfahren der dynamischen Programmierung zur Code-Erzeugung angewendet werden. Bestimmen Sie die optimalen Kostenvektoren aller Knoten. Tragen Sie diese Kostenvektoren in den oben gegebenen DAG ein. (5 Punkte)
- ii) Generieren Sie kostenoptimalen Zielcode durch Verwendung des oben gegebenen Befehlssatzes. Markieren Sie ihre Auswahl in den Kostenvektoren im DAG. (3 Punkte)

Aufgabe 3 (Hardware/Software-Partitionierung)

(20 Punkte)

Gegeben sei folgender Problemgraph, bestehend aus vier Tasks v_1, v_2, v_3, v_4 und vier Kommunikationsknoten v_5, v_6, v_7, v_8 (siehe Abb. 1). Außerdem sei eine System-on-Chip (SoC)-Architektur (siehe Abb. 2), die über drei Rechenressourcen r_1 (CPU), r_2 (DSP), r_3 (FPGA) und zwei Kommunikationsressourcen r_4 (BUS) und r_5 (P2P) verfügt, gegeben.

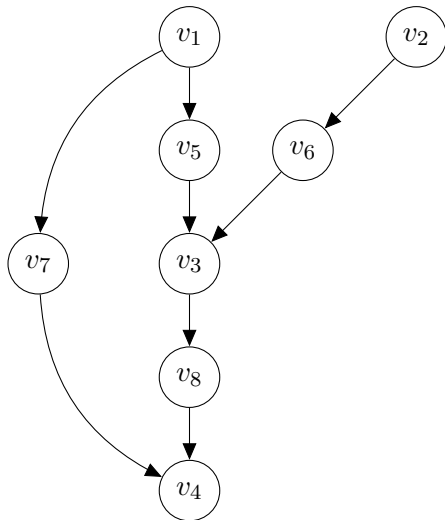


Abbildung 1: Problemgraph, der zu einem Spezifikationsgraphen erweitert werden soll.

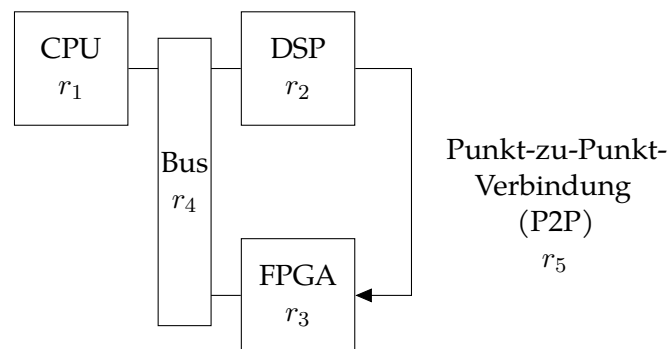


Abbildung 2: SoC-Architektur.

- a) Erstellen Sie den zu Abb. 2 gehörigen Architekturgraphen. Zeichnen Sie diesen in Abb. 1 rechts ein. (3 Punkte)
- b) Um den Spezifikationsgraphen zu vervollständigen, sind in Abb. 1 Bindungskanten der Tasks v_1, \dots, v_4 zu Rechenressourcen einzuzichnen. (Bindungen von Kommunikationsknoten v_5, \dots, v_8 sind zunächst zu vernachlässigen). Es gelten folgende Abbildungsmöglichkeiten:
 Die Tasks v_1, v_2, v_3 und v_4 können auf der CPU ausgeführt werden. Zusätzlich können beide Tasks v_1 und v_2 auch auf dem DSP ausgeführt werden. Für die Tasks v_1, v_3 und v_4 existieren jeweils FPGA-Implementierungen. (2 Punkte)

- c) Jetzt sollen auch Kommunikationsknoten berücksichtigt werden. Welche Kommunikationsknoten kommen aufgrund der Datenabhängigkeiten und Abbildungsmöglichkeiten der Tasks überhaupt für ein Routing über die Punkt-zu-Punkt-Verbindung (P2P) r_5 in Frage? (1 Punkt)
- d) Betrachten Sie nun zunächst einen evolutionären Algorithmus, um die möglichen Bindungen von Tasks auf Ressourcen gemäß obiger Abbildung zu explorieren.
- i) Mit welchem Genotyp würden Sie diesen Suchraum codieren? Erläutern Sie Ihre Antwort, indem Sie eine Codierung angeben. (3 Punkte)
- ii) Wie viele Kombinationen codiert dieser Genotyp? (1 Punkt)
- e) Im Folgenden soll zur Bestimmung einer die Gesamtkosten minimierenden Hardware/Software-Partitionierung ein ILP (ganzzahliges lineares Programm) erstellt werden. Die Kosten der Bindung einer Task v_i auf einer Ressource r_k sind durch Konstanten $c_{i,k}$ gegeben. Geben Sie das resultierende ILP an, das folgende Nebenbedingungen genügt:
- i) Jede Task v_1, \dots, v_4 soll nur an genau einer Ressource r_k gebunden werden gemäß gegebener Spezifikation. Führen Sie dazu binäre Variablen $x_{i,k}$ ein, die angeben, ob Task v_i an die Ressource r_k gebunden wird. (4 Punkte)

- ii) Die binäre Variable $x_{7,p2p}$ gibt an, ob der Kommunikationsknoten v_7 über die Punkt-zu-Punkt-Verbindung geroutet wird ($x_{7,p2p} = 1$) oder nicht ($x_{7,p2p} = 0$). Formulieren Sie folgende Nebenbedingung durch lineare Ungleichungen: Der Kommunikationsknoten v_7 muss über die Punkt-zu-Punkt-Verbindung geroutet werden, sobald v_1 auf den DSP und v_4 an den FPGA gebunden wird.

Hinweis: Implikationen der Form $a \rightarrow b$ („wenn a dann b “) können durch folgende lineare Ungleichung ausgedrückt werden: $-a + b \geq 0$. (4 Punkte)

- iii) Geben Sie zuletzt für die Ressourcen r_2 und r_3 Nebenbedingungen an, die gewährleisten, dass individuelle Kostenbeschränkungen von $c_{2,\max} = 9$ und $c_{3,\max} = 13$ eingehalten werden. (2 Punkte)

Aufgabe 4 (Schätzung)

(25 Punkte)

- a) Folgende Tabelle zeigt mehrere Entwurfspunkte, die mittels eines Schätzverfahrens hinsichtlich ihrer Entwurfsqualität bewertet wurden. Zusätzlich zur Schätzung $E(D)$ wurde die Entwurfsqualität jedes Punktes durch eine Messung $M(D)$ erhoben:

Entwurfspunkt D	$E(D)$	$M(D)$
X	20	400
Y	39	60
Z	70	350
W	50	500

- i) Bestimmen sie die durchschnittliche Exaktheit des Schätzverfahrens in Prozent (%). (3 Punkte)

- ii) Bestimmen sie die Treue des Schätzverfahrens in Prozent (%). (4 Punkte)

- b) Gegeben ist der Sequenzgraph in Abbildung 3. Die Ausführungszeit einer ALU-Operation, d.h. einer Addition bzw. Subtraktion in Hardware beträgt $del(v_{ALU}) = 20$ ns, die einer Multiplikation in Hardware $del(v_{MUL}) = 50$ ns.

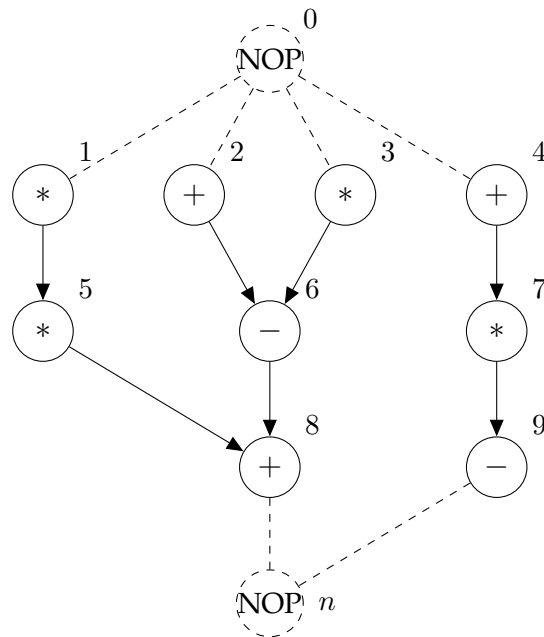
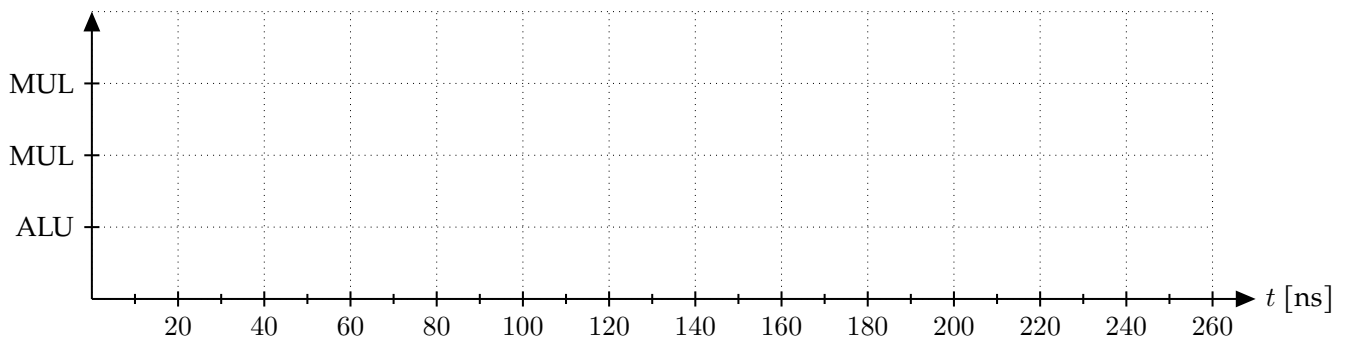
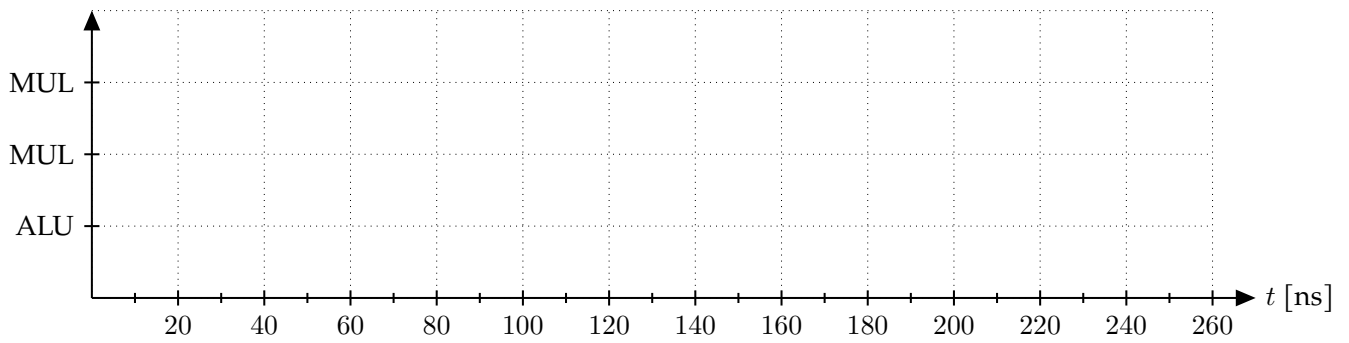


Abbildung 3: Sequenzgraph

- i) Der Sequenzgraph soll nun durch eine Architektur mit zwei Multiplizierern (MUL) und einer ALU implementiert werden. Ermitteln sie die Taktperiode $T_{MaxOpDelay}$ durch Anwendung der Methode der *maximalen Operatorverzögerung*. Bestimmen sie anschließend einen gültigen Ablaufplan, und zeichnen sie diesen in das folgende Diagramm ein. Geben sie dann die Gesamtausführungszeit $T_{ex,max}$ für diesen Ablaufplan an. Verwenden sie die Anzahl der Nachfolgerknoten als Priorisierungskriterium bei der Ablaufplanung. (4 Punkte)



- ii) Ermitteln sie für dieselbe Allokation von Ressourcen die Taktperiode $T_{MinAvgSlack}$ durch Anwendung des Verfahrens der *Minimierung des mittleren Taktschlupfes*. Bestimmen sie auch hierfür einen gültigen Ablaufplan, und zeichnen sie ihn in das folgende Diagramm ein. Geben sie auch die Gesamtausführungszeit $T_{ex,min}$ für diesen Ablaufplan an. Verwenden sie auch hier die Anzahl der Nachfolgerknoten als Priorisierungskriterium bei der Ablaufplanung. Um wieviele ns verringert sich die Gesamtausführungszeit gegenüber $T_{ex,max}$? (9 Punkte)



- iii) Es sei nun $T = 50$ ns als Taktperiode gewählt. Die Kosten eines Multiplizierers seien $c_{MUL} = 20$, die einer ALU $c_{ALU} = 10$. Bestimmen sie alle Pareto-optimalen Punkte hinsichtlich Gesamtkosten C und Latenz L (Anzahl Takte) bei einer maximalen Allokation von 2 Multiplizierern und 2 ALUs. Begründen sie ihre Ergebnisse. (5 Punkte)

Bearbeitungspapier, Seite 1

Bearbeitungspapier, Seite 2