

Prof. Dr.-Ing. Jürgen Teich
Lehrstuhl für Informatik 12
(Hardware-Software-Co-Design)
Universität Erlangen-Nürnberg

Klausur

Grundlagen der Technischen Informatik

18. Juli 2014

Name	
Matrikelnummer	
Studienrichtung	

Aufgabe	1	2	3	4	5	Σ
max. Punkte	10	20	20	15	15	80
erreichte Punkte						
Note						

Organisatorische Hinweise

Bitte sorgfältig lesen und die Kenntnisnahme durch Unterschrift bestätigen

1. Bitte legen Sie Ihren Studentenausweis bereit.
 2. Als Hilfsmittel sind nur Schreibmaterialien und ein beidseitig handbeschriebenes DIN A4-Blatt zugelassen.
 3. Schmierpapier wird nicht abgegeben und auch nicht korrigiert.
 4. Sie können bei der Aufsicht zusätzliche Bearbeitungsblätter anfordern.
 5. Unleserliches wird nicht bewertet.
-

Erklärung

1. Im Falle einer während der Prüfung auftretenden Prüfungsunfähigkeit zeige ich dies sofort der Aufsicht an und befolge deren Anweisungen. Ich weiß, dass ich die volle Beweislast trage. Ich lasse mir das Formular des Prüfungsamts, das für diese Fälle vorgesehen ist, aushändigen und verfare nach den dort niedergelegten Richtlinien.
2. Ich weiß, dass im Falle des Täuschungsversuchs oder der Benutzung unerlaubter Hilfsmittel („Unterschleif“) der Prüfungsausschuss die Entscheidung treffen kann, die betroffene Prüfungsleistung als mit „nicht ausreichend“ bewertet gelten zu lassen.
3. Ich habe die obigen Hinweise zur Kenntnis genommen.

Erlangen, den 18. Juli 2014

.....
Unterschrift

Einwilligung

Ich bin damit einverstanden, dass mein vorläufiges Ergebnis anonymisiert, jedoch unter Angabe der Matrikelnummer, am Mitteilungsbrett und auf der Webseite des Lehrstuhls für Informatik 12 veröffentlicht wird.

Die Bekanntgabe des vorläufigen Ergebnisses begründet keinen Rechtsanspruch.

Die Bekanntgabe des endgültigen Ergebnisses erfolgt ausschließlich durch das Prüfungsamt.

Erlangen, den 18. Juli 2014

.....
Unterschrift

Aufgabe 1 (Zahlensysteme)

(10 Punkte)

- a) Wie lautet der Wertebereich des Ergebnisses einer Multiplikation zweier n -Bit Binärzahlen in Zweierkomplement-Darstellung? (2 Punkte)
- b) Geben Sie die dezimale Repräsentation der Binärzahl 11111_2 an für den Fall der Verwendung einer... (2 Punkte)
- [i] ... Vorzeichenlosen Darstellung.
 - [ii] ... Vorzeichen-Betragsdarstellung.
 - [iii] ... Einerkomplement-Darstellung.
 - [iv] ... Zweierkomplement-Darstellung.
- c) Konvertieren Sie die Dezimalzahl 123_{10} in eine vorzeichenlose Ternärzahl. (1 Punkt)

- d) In dieser Aufgabe werden 11 Bit lange Gleitkommazahlen betrachtet. Diese werden analog zum IEEE-Format gebildet. Das Format der Gleitkommazahl sieht dabei wie folgt aus: *Vorzeichen (1 Bit), Exponent (4 Bit), Mantisse (6 Bit)*

V	E			M		
10	9	6	5	0	0	0

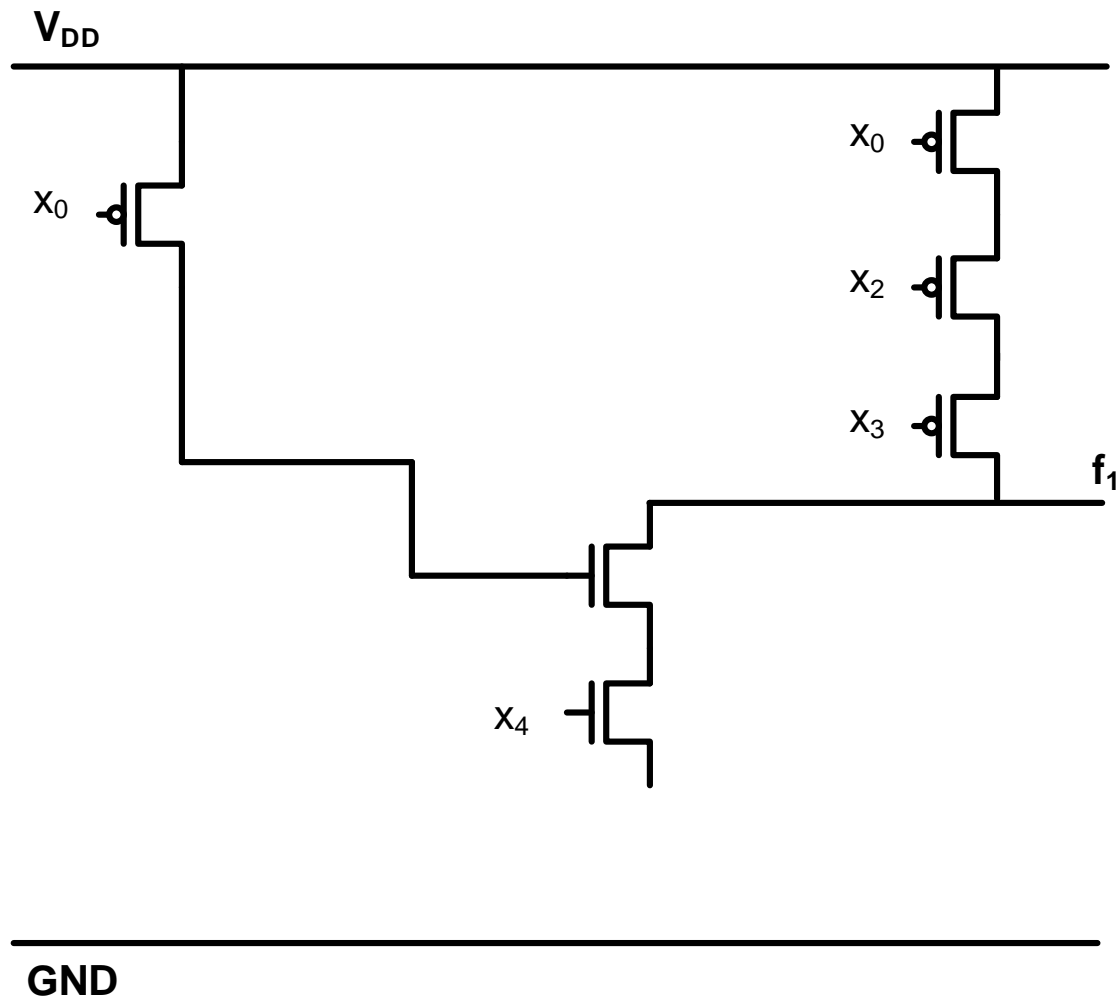
Wandeln Sie die in diesem Format dargestellte Gleitkommazahl 01100000111 in das Dezimalsystem um. (3 Punkte)

- e) Beantworten Sie folgende Auswahlfragen. Jede richtige Antwort ergibt einen Punkt, jede falsche Antwort führt zu einem Punktabzug, nicht beantwortete Fragen werden nicht gewertet, weniger als null Punkte sind nicht möglich. (2 Punkte)
1. Bei Verwendung der Zweierkomplement-Darstellung lässt sich ein Carry-Ripple-Addierer auch zum Subtrahieren verwenden. wahr falsch
 2. Eine Addition im BCD-Code erfordert Korrekturschritte. wahr falsch

Aufgabe 2 (Minimierung von Schaltfunktionen)

(20 Punkte)

- a) Wann kann bei einer CMOS-Schaltung Strom zwischen V_{DD} und GND fließen? (1 Punkt)
- b) Vervollständigen Sie die folgende CMOS-Schaltung durch Hinzufügen der entsprechenden Transistoren und Leitungen. (4 Punkte)



- c) Geben Sie die Schaltfunktion $f_1(x_4, x_3, x_2, x_1, x_0)$ der Schaltung aus Aufgabe 2 b) an. (1 Punkt)

- d) Bestimmen Sie mit Hilfe des gegebenen Symmetriediagramms alle Primimplikanten der darin spezifizierten Schaltfunktion $f_2(x_4, x_3, x_2, x_1, x_0)$ und geben Sie deren schaltalgebraische Ausdrücke an. (5 Punkte)

		x_0			x_0				
		0	0	0	1	0	-	1	0
x_1	1	0	0	1	1	0	0	0	1
	0	1	0	1	0	0	0	0	1
	-	0	1	-	-	1	0	0	0
		x_2				x_4			
									x_3

Primimplikanten:

- e) Gegeben sei der folgende Petrick-Ausdruck. Rekonstruieren Sie daraus die Überdeckungstabelle und geben Sie alle DMFs an. (4 Punkte)

$$PE = D(C + E)(C + D + E)(A + B)(B + D) = 1$$

k	PI	E_3	E_6	E_7	E_9	E_{11}	p_i	c_i
1	$x_3 \bar{x}_2 \bar{x}_1$						A	4
2	$x_3 \bar{x}_2 x_0$						B	3
3	$\bar{x}_3 x_2$						C	2
4	$x_1 x_0$						D	2
5	$x_2 x_1$						E	2

DMF:

- f) Gegeben sei die Schaltfunktion $f_3(x_3, x_2, x_1, x_0)$. Bestimmen Sie eine DMF mit Hilfe des Verfahrens von Quine/McCluskey. (5 Punkte)

x_3	x_2	x_1	x_0	$f_3(x_3, x_2, x_1, x_0)$
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	-
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	-

Aufgabe 3 (Automaten und Flipflops)

(20 Punkte)

a) Gegeben sei ein Automat, der die nachfolgende Automatentafel besitzt. Die Signale i_0 und i_1 stellen dabei binäre Eingangssignale dar und der interne Zustand wird durch q_0 , q_1 und q_2 repräsentiert. Gehen sie im Folgenden davon aus, dass es sich hierbei um die Realisierung eines Medwedew-Automaten handelt.

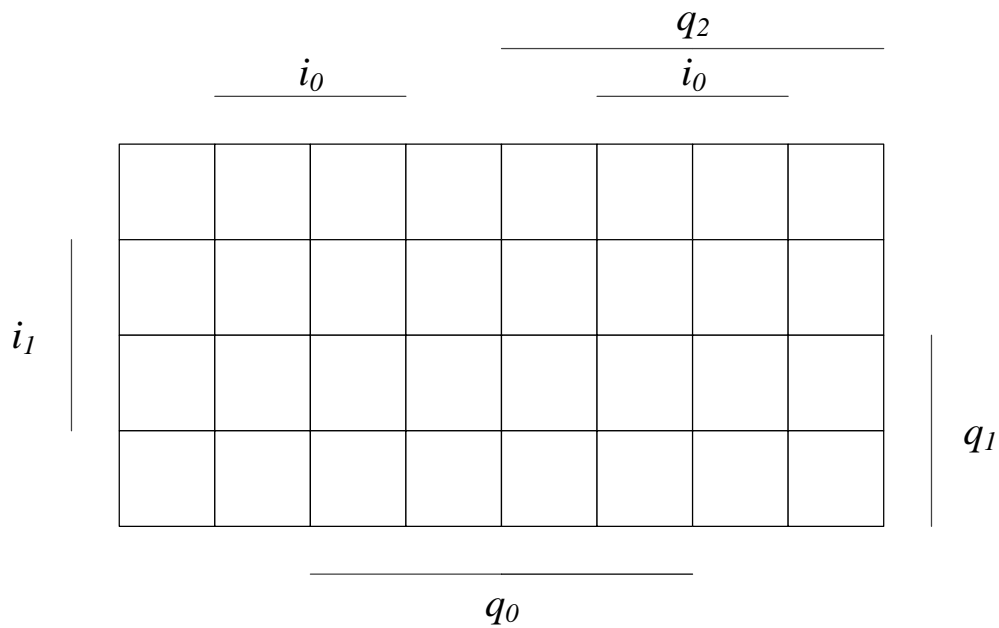
1. Vervollständigen Sie die nachfolgend gegebene Automatentafel unter Verwendung von taktflankengesteuerten D-, JK- bzw. T-Flipflops. Bestimmen Sie dabei auch, wie viele Variablen zur Kodierung der Ausgabe benötigt werden, und ergänzen Sie auch diese Spalte(n) in der Automatentafel. (5 Punkte)

Zustandsname	Aktueller Zustand			Eingabe		Nachfolgezustand			Ansteuerfunktion				Ausgabe
	q_2	q_1	q_0	i_1	i_0	q'_2	q'_1	q'_0	D_2	J_1	K_1	T_0	
z_0	0	0	0	0	0	0	0	0					
z_0	0	0	0	0	1	0	0	1					
z_0	0	0	0	1	0	0	1	0					
z_0	0	0	0	1	1	0	1	1					
z_1	0	0	1	0	0	0	0	1					
z_1	0	0	1	0	1	0	0	0					
z_1	0	0	1	1	0	0	1	0					
z_1	0	0	1	1	1	0	0	1					
z_2	0	1	0	0	0	0	1	0					
z_2	0	1	0	0	1	1	0	0					
z_2	0	1	0	1	0	1	0	0					
z_2	0	1	0	1	1	0	1	0					
z_3	0	1	1	0	0	0	1	1					
z_3	0	1	1	0	1	1	0	0					
z_3	0	1	1	1	0	0	1	0					
z_3	0	1	1	1	1	0	0	1					
z_4	1	0	0	0	0	0	0	0					
z_4	1	0	0	0	1	1	0	0					
z_4	1	0	0	1	0	1	0	0					
z_4	1	0	0	1	1	1	0	0					

2. Geben Sie den zugehörigen Automatengraphen an.

(4 Punkte)

3. Entwickeln Sie eine disjunktive Minimalform (DMF) der Ansteuerfunktion K_1 des JK-Flipflops unter Verwendung des folgenden Symmetriediagramms. Geben Sie den resultierenden schaltalgebraischen Ausdruck an. (3 Punkte)
Nutzen Sie Don't-Cares aus und beachten Sie die vorgegebene Variablenordnung!



4. Zeichnen Sie das vollständige Schaltwerk des Medwedew-Automaten unter Zuhilfenahme der Ergebnisse aus Teilaufgabe 3. Gehen Sie dabei davon aus, dass die benötigten Ansteuersignale für D_2 , J_1 und T_0 zur Verfügung stehen. (3 Punkte)

b) Geben Sie den allgemeinen Aufbau eines Mealy-Automaten als Blockschaltbild an. (2 Punkte)

c) Beantworten Sie folgende Auswahlfragen. Jede richtige Antwort ergibt einen Punkt, jede falsche Antwort führt zu einem Punktabzug, nicht beantwortete Fragen werden nicht gewertet, weniger als null Punkte sind nicht möglich. (3 Punkte)

1. Die technische Realisierung eines endlichen, diskreten und deterministischen Automaten wird Schaltnetz genannt. wahr falsch
2. Es gibt Schaltwerke mit 5 Eingängen, 5 Zuständen, 2 Ausgängen und 2 Flipflops. wahr falsch
3. Taktflankengesteuerte Flipflops werden auch als Latches bezeichnet. wahr falsch

Aufgabe 4 (Codierung und Arithmetik)

(15 Punkte)

- a) Das aus fünf Zeichen bestehende Alphabet A, B, C, D, E einer Quelle ist optimal Huffman-codiert worden. Das Alphabet ist mit der Wahrscheinlichkeitsverteilung

$$[A: 0,29; B: 0,25; C: 0,10; D: 0,31; E: 0,05]$$

verteilt. Außerdem ist bekannt, dass bei der Konstruktion des Codierungsbaums die mit der kleineren Auftrittshäufigkeit verbundene Kante mit einer 1 und die mit der höheren verbundene Kante mit einer 0 codiert wurde.

1. Geben Sie den Codierungsbaum an. (3 Punkte)

2. Decodieren Sie die Bitsequenz 0000110011. (1 Punkt)

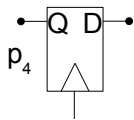
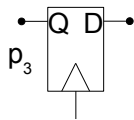
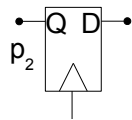
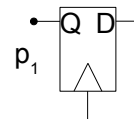
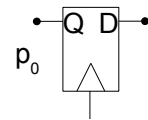
- b) Wieviele Codewörter lassen sich mit 10 Binärstellen codieren, wenn...

1. ... Einfachfehler erkannt werden sollen? (1 Punkt)

2. ... Einfachfehler korrigiert werden sollen? (2 Punkte)

- c) In dieser Aufgabe wird ein Multiplizierer betrachtet, der vorzeichenlose 3-Bit Multiplikatanten $X = (x_2, x_1, x_0)$ mit vorzeichenlosen 3-Bit Multiplikatoren $Y = (y_2, y_1, y_0)$ multipliziert und das Ergebnis $P = (p_4, p_3, p_2, p_1, p_0)$ liefert. Weiterhin ist gegeben, dass Multiplikatoren nur die Zahlenwerte 0_{10} , 1_{10} , 2_{10} und 4_{10} annehmen können. Ergänzen Sie das Schaltbild des Multiplizierers unter ausschließlicher Verwendung von AND- und OR-Gattern mit zwei Eingängen.

(6 Punkte)

 x_2 x_1 x_0 y_0 y_1 y_2  p_4  p_3  p_2  p_1  p_0

- d) Geben Sie an, wie AND- und OR-Gatter mit zwei Eingängen mit Hilfe von NOR-Gattern mit zwei Eingängen realisiert werden können.

(2 Punkte)

Aufgabe 5 (VHDL)

(15 Punkte)

a) Beantworten Sie die folgenden fünf Fragen über VHDL und den digitalen Schaltungsentwurf im Allgemeinen (jede Frage wird mit 1 Punkt bewertet). (5 Punkte)

1. Wie beschreibt man eine digitale Schaltung strukturell, und welche andere Beschreibungsart kennen Sie?

2. Wofür ist die Sensitivitätsliste eines `process` notwendig, und was bewirkt sie?

3. Was bezweckt die Simulation eines Entwurfs, und wieso ist sie beim Schaltungsentwurf besonders wichtig?

4. Worin unterscheiden sich `inertial-` und `transport-`Verzögerung?

5. Worin liegt der semantische Unterschied zwischen einem `signal` und einer `variable`?

- b) Die Vorwärtsfehlerkorrektur beschreibt Kodierungsverfahren, die Daten in redundanter Weise übertragen, um dem Empfänger die autonome Erkennung und Korrektur von Übertragungsfehlern zu erlauben. Ein einfaches Beispiel innerhalb dieser Klasse von Verfahren ist der binäre (3,1)-Wiederholungscode, bei dem jedes Bit dreifach gesendet wird. In jedem empfangenen Tripel kann somit ein Fehler korrigiert werden:

Empfangenes Tripel	000	001	010	011	100	101	110	111
Dekodiertes Bit	0	0	0	1	0	1	1	1
Übertragungsfehler	nein	ja	ja	ja	ja	ja	ja	nein

Entwerfen Sie im Folgenden einen synchronen Schaltungsblock `decoder`, der sich asynchron zurücksetzen lässt und den binären (3,1)-Wiederholungscode dekodiert. Nach jedem empfangenen Bit-Tripel soll der Block das dekodierte Bit `output` sowie ein Flag `err` ausgeben, das Fehler bei der Übertragung signalisiert („ja“ entspricht ‘1’). Nutzen Sie als Grundlage die unvollständige Spezifikation des entsprechenden endlichen Automaten in Abbildung 1 (‘-’ sind Don’t-Cares).

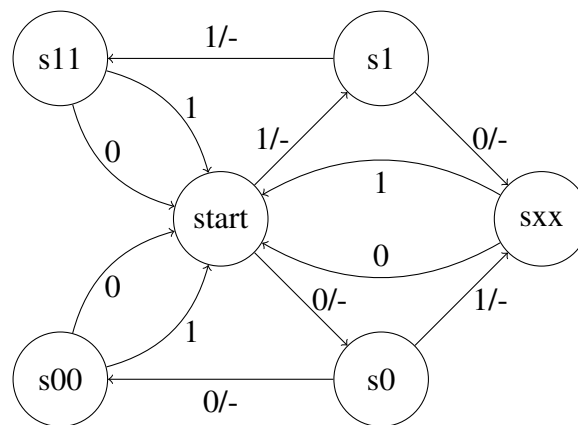


Abbildung 1: Endlicher Automat zur Dekodierung des binären (3,1)-Wiederholungscode.

1. Vervollständigen Sie den endlichen Automaten in Abbildung 1. Annotieren Sie Ausgaben in der Reihenfolge `output err`, also zum Beispiel „10“, falls `output` den Wert 1 und `err` den Wert 0 annehmen soll. (2 Punkte)
2. Geben Sie eine Schnittstellenbeschreibung für den Schaltungsblock `decoder` als Entity in VHDL an. Verwenden Sie den Datentyp `std_logic` für die Spezifikation der Ein- und Ausgangssignale. (Auf die Angabe der benötigten Bibliotheken der IEEE kann hierbei verzichtet werden.) (2 Punkte)

```
entity decoder is
```

```
end entity;
```

3. Geben Sie eine Implementierung in Form einer VHDL-Architecture-Beschreibung für den Schaltungsblock `decoder` an, indem Sie das vorgegebene Code-Skelett verwenden. Bei Zustandsübergängen mit Don't-Care sollen die Ausgaben unverändert bleiben. (Auf die Angabe der benötigten Bibliotheken der IEEE kann hierbei verzichtet werden.) (6 Punkte)

architecture behavior **of** decoder **is**

end architecture;